

殆どの MCU は色々な用途で使えるように、動作できる電源電圧範囲が広く、いろんな周辺機能が内蔵されています。内蔵された周辺機能もいろんな動作ができるようにより高機能化しています。そのため、周辺機能の制御が複雑になったという一面もあります。

これに対応するツールが、コード生成や SC (スマート・コンフィグレータ) です。コード生成や SC は、周辺機能で必要な設定を GUI で分かり易く設定できるようにします。

とは言っても、どのような機能に設定するかは、ユーザ側が決めることです。つまり、どのような使い方にしたいかを前もって明確にしておくべきです。

A/D では、入力信号のチャンネル数と変換周期、ビット長は明確に決めておくべきです。アナログ関係の信号を対象にする場合には、これに加えて、信号源のインピーダンスも気にしておくべきです。しかも、これらの項目は独立しているわけではない、お互いに関連してることがあります。

さて、RL78/G23 の A/D コンバータでは、SC の設定画面は以下のようになっていますが、これは RL78/G23 の A/D コンバータの機能を設定するレジスタに関連した項目です。

The screenshot shows the '設定' (Settings) screen for the A/D converter. The settings are organized into several sections:

- コンバータ動作設定** (Converter Operation Settings): 停止 (Stop), 許可 (Allow)
- 分解能設定** (Resolution Setting): 10ビット (10 bits), 8ビット (8 bits), 12ビット (12 bits)
- VREF(+) 設定** (VREF(+) Setting): VDD, AVREFP, 内部基準電圧 (Internal Reference Voltage)
- VREF(-) 設定** (VREF(-) Setting): VSS, AVREFM
- トリガ・モード設定** (Trigger Mode Setting): ソフトウェア・トリガ・ノーウェイト・モード (Software Trigger, No Weight Mode), ソフトウェア・トリガ・ウェイト・モード (Software Trigger, Weight Mode), ハードウェア・トリガ・ノーウェイト・モード (Hardware Trigger, No Weight Mode), ハードウェア・トリガ・ウェイト・モード (Hardware Trigger, Weight Mode)
- 動作モード設定** (Operation Mode Setting): 連続セレクト・モード (Continuous Select Mode), 連続スキャン・モード (Continuous Scan Mode), ワンショット・セレクト・モード (One-Shot Select Mode), ワンショット・スキャン・モード (One-Shot Scan Mode)
- A/Dチャンネルの選択** (A/D Channel Selection): ANI3
- 変換時間設定** (Conversion Time Setting):
 - 変換時間モード (Conversion Time Mode): 標準1 (Standard 1)
 - 変換時間 (Conversion Time): 2112/FCLK (66 μs)
- 変換結果上限/下限値設定** (Conversion Result Upper/Lower Limit Setting):
 - ADLL ≦ ADCRn ≦ ADUL で割り込み要求信号 (INTAD) を発生 (Generate interrupt signal when ADLL ≦ ADCRn ≦ ADUL)
 - ADUL < ADCRn または ADLL > ADCRn で割り込み要求信号 (INTAD) を発生 (Generate interrupt signal when ADUL < ADCRn or ADLL > ADCRn)
 - 上限値 (ADUL): 255
 - 下限値 (ADLL): 0
- 割り込み設定** (Interrupt Setting):
 - A/Dの割り込み許可 (INTAD) (Allow A/D interrupt (INTAD))
 - 優先順位 (Priority): レベル3 (低優先順位) (Level 3 (Low Priority))

これらの項目の個々の意味は、さすがにハードウェア マニュアルを確認してもらう必要があります。上側の赤く囲んだ部分(分解能)はそれほど難しくはありません。目的に応じて決めるだけです。極端な場合には、面倒でも入力ごとに切り替えることも不可能ではありませんが、そのようなことをすると面倒なのと、処理速度が落ちてしまうので推奨しません。

下側の赤く囲んだ部分が、変換速度(変換時間)に関係する部分です。ここでは、66 μs になっています。次ページに関係するハードウェア マニュアルのページを示します。

(1) A/D電源安定待ち時間なし 標準モード1,2

(ソフトウェア・トリガ・ノーウエイト・セレクト・モード/ハードウェア・トリガ・ノーウエイト・セレクト・モード)

A/Dコンバータ・モード・レジスタ0							モード	変換 クロック (fAD)	変換開始遅 延クロック 数	変換 クロック 数	割り込み 出力遅延 クロック数	A/D変換時間 (変換開始遅延時間 + 変換時間 + 割り込み出力遅延時間)					
A/Dコンバータ・モード・レジスタ1												2.4 V ≤ AVREFF ≤ VDD ≤ 5.5 V					
(AD M1)	(ADM0)											fCLK = 1 MHz	fCLK = 4 MHz	fCLK = 8 MHz	fCLK = 16 MHz	fCLK = 32 MHz	
ADL SP	FR2	FR1	FR0	LV1	LV0												
0	0	0	0	0	0	0	標準1	fCLK/32	1 fAD	64 fAD	1 fAD	2112/fCLK	設定禁止	設定禁止	設定禁止	設定禁止	66μs
0	0	0	1					fCLK/16	1 fAD	64 fAD	1 fAD	1056/fCLK	設定禁止	設定禁止	設定禁止	66μs	33μs
0	0	1	0					fCLK/8	1 fAD	64 fAD	1 fAD	528/fCLK	設定禁止	設定禁止	66μs	33μs	16.5μs
0	0	1	1					fCLK/4	1 fAD	64 fAD	1 fAD	264/fCLK	設定禁止	設定禁止	33μs	16.5μs	8.25μs
0	1	0	0					fCLK/2	1 fAD	64 fAD	1 fAD	132/fCLK	設定禁止	設定禁止	16.5μs	8.25μs	4.125μs
0	1	0	1					fCLK	1 fAD	64 fAD	1 fAD	66/fCLK	設定禁止	設定禁止	8.25μs	4.125μs	2.0625μs
1	0	1	1					fCLK/4	1 fAD	64 fAD	1 fAD	264/fCLK	設定禁止	66μs	設定禁止	設定禁止	設定禁止
1	1	0	0					fCLK/2	1 fAD	64 fAD	1 fAD	132/fCLK	設定禁止	33μs	設定禁止	設定禁止	設定禁止
1	1	0	1					fCLK	1 fAD	64 fAD	1 fAD	66/fCLK	66μs	16.5μs	設定禁止	設定禁止	設定禁止
上記以外								設定禁止									
0	0	0	0	0	0	1	標準2	fCLK/32	1 fAD	181 fAD	1 fAD	5856/fCLK	設定禁止	設定禁止	設定禁止	設定禁止	183μs
0	0	0	1					fCLK/16	1 fAD	181 fAD	1 fAD	2928/fCLK	設定禁止	設定禁止	設定禁止	183μs	91.5μs
0	0	1	0					fCLK/8	1 fAD	181 fAD	1 fAD	1464/fCLK	設定禁止	設定禁止	183μs	91.5μs	45.75μs
0	0	1	1					fCLK/4	1 fAD	181 fAD	1 fAD	732/fCLK	設定禁止	設定禁止	91.5μs	45.75μs	22.875μs
0	1	0	0					fCLK/2	1 fAD	181 fAD	1 fAD	366/fCLK	設定禁止	設定禁止	45.75μs	22.875μs	11.4375μs
0	1	0	1					fCLK	1 fAD	181 fAD	1 fAD	183/fCLK	設定禁止	設定禁止	22.875μs	11.4375μs	5.71875μs
1	0	1	1					fCLK/4	1 fAD	181 fAD	1 fAD	732/fCLK	設定禁止	183μs	設定禁止	設定禁止	設定禁止
1	1	0	0					fCLK/2	1 fAD	181 fAD	1 fAD	366/fCLK	設定禁止	91.5μs	設定禁止	設定禁止	設定禁止
1	1	0	1					fCLK	1 fAD	181 fAD	1 fAD	183/fCLK	183μs	45.75μs	設定禁止	設定禁止	設定禁止
上記以外								設定禁止									

注意1. A/D変換時間は、37.6.1 A/Dコンバータ特性に示す変換時間 (tCONV) の範囲内で使用してください。

注意2. FR2-FR0, LV1, LV0ビットを同一データ以外に書き換える場合は、変換停止状態 (ADCS = 0, ADCE = 0) で行ってください。

この「標準モード」の表は、電源電圧が2.4V以上の場合に設定できる変換時間を示したものです。

(2) A/D電源安定待ち時間なし 低電圧モード1,2

(ソフトウェア・トリガ・ノーウエイト・セレクト・モード/ハードウェア・トリガ・ノーウエイト・セレクト・モード)

A/Dコンバータ・モード・レジスタ0							モード	変換 クロック (fAD)	変換開始遅 延クロック 数	変換 クロック 数	割り込み 出力遅延 クロック数	A/D変換時間 (変換開始遅延時間 + 変換時間 + 割り込み出力遅延時間)					
A/Dコンバータ・モード・レジスタ1												1.6 V ≤ AVREFF ≤ VDD ≤ 5.5 V					
(AD M1)	(ADM0)											1.6 V ≤ AVREFF ≤ VDD ≤ 5.5 V	1.6 V ≤ AVREFF ≤ VDD ≤ 5.5 V	1.8 V ≤ AVREFF ≤ VDD ≤ 5.5 V	2.4 V ≤ AVREFF ≤ VDD ≤ 5.5 V	2.7 V ≤ AVREFF ≤ VDD ≤ 5.5 V	
ADL SP	FR2	FR1	FR0	LV1	LV0							fCLK = 1 MHz	fCLK = 4 MHz	fCLK = 8 MHz	fCLK = 16 MHz	fCLK = 32 MHz	
0	0	0	0	1	0		低電圧1	fCLK/32	1 fAD	80 fAD	1 fAD	2624/fCLK	設定禁止	設定禁止	設定禁止	設定禁止	82μs
0	0	0	1					fCLK/16	1 fAD	80 fAD	1 fAD	1312/fCLK	設定禁止	設定禁止	設定禁止	82μs	41μs
0	0	1	0					fCLK/8	1 fAD	80 fAD	1 fAD	656/fCLK	設定禁止	設定禁止	82μs	41μs	20.5μs
0	0	1	1					fCLK/4	1 fAD	80 fAD	1 fAD	328/fCLK	設定禁止	設定禁止	41μs	20.5μs	10.25μs
0	1	0	0					fCLK/2	1 fAD	80 fAD	1 fAD	164/fCLK	設定禁止	設定禁止	20.5μs	10.25μs	5.125μs
0	1	0	1					fCLK	1 fAD	80 fAD	1 fAD	82/fCLK	設定禁止	設定禁止	10.25μs	5.125μs	設定禁止
1	0	1	1					fCLK/4	1 fAD	80 fAD	1 fAD	328/fCLK	設定禁止	82μs	設定禁止	設定禁止	設定禁止
1	1	0	0					fCLK/2	1 fAD	80 fAD	1 fAD	164/fCLK	設定禁止	41μs	設定禁止	設定禁止	設定禁止
1	1	0	1					fCLK	1 fAD	80 fAD	1 fAD	82/fCLK	82μs	20.5μs	設定禁止	設定禁止	設定禁止
上記以外								設定禁止									
0	0	0	0	1	1		低電圧2	fCLK/32	1 fAD	107 fAD	1 fAD	3488/fCLK	設定禁止	設定禁止	設定禁止	設定禁止	109μs
0	0	0	1					fCLK/16	1 fAD	107 fAD	1 fAD	1744/fCLK	設定禁止	設定禁止	設定禁止	109μs	54.5μs
0	0	1	0					fCLK/8	1 fAD	107 fAD	1 fAD	872/fCLK	設定禁止	設定禁止	109μs	54.5μs	27.25μs
0	0	1	1					fCLK/4	1 fAD	107 fAD	1 fAD	436/fCLK	設定禁止	設定禁止	54.5μs	27.25μs	13.625μs
0	1	0	0					fCLK/2	1 fAD	107 fAD	1 fAD	218/fCLK	設定禁止	設定禁止	27.25μs	13.625μs	6.8125μs
0	1	0	1					fCLK	1 fAD	107 fAD	1 fAD	109/fCLK	設定禁止	設定禁止	13.625μs	6.8125μs	設定禁止
1	0	1	1					fCLK/4	1 fAD	107 fAD	1 fAD	436/fCLK	設定禁止	109μs	設定禁止	設定禁止	設定禁止
1	1	0	0					fCLK/2	1 fAD	107 fAD	1 fAD	218/fCLK	設定禁止	54.5μs	設定禁止	設定禁止	設定禁止
1	1	0	1					fCLK	1 fAD	107 fAD	1 fAD	109/fCLK	109μs	27.25μs	設定禁止	設定禁止	設定禁止
上記以外								設定禁止									

「低電圧モード」は、1.6Vまでの電源電圧範囲での使うことができる変換時間を示したものです。2.4V以下の電源電圧で動作させる場合には「定電圧モード」を使うことになります。

また、「標準 1」「標準 2」「低電圧 1」「低電圧 2」では下に示すように、「サンプリング・クロック数」が異なります。「標準 1」は、変換時間が 64fAD でそのうちの 43 fAD がアナログ信号をサンプリング&ホールド回路に読み込みに使用し、残りの 21 fAD で変換を行います。「標準 2」は、変換時間が 181fAD でそのうちの 160 fAD がアナログ信号をサンプリング&ホールド回路に読み込みに使用し、残りの 21 fAD で変換を行います。変換時間は同じで、サンプリング時間が異なるだけです。「標準 1」「標準 2」のどちらを使うかは、信号源インピーダンスで判断することになります。信号源インピーダンスが十分に小さければ、「標準 1」を選択し、小さくなければ「標準 2」を選択します。定電圧モードでも同様です。

動作電圧モード注	サンプリング・クロック数	
標準 1	43 fAD	アナログ入力源の出カインピーダンスに応じて、サンプリング・コンデンサに十分に充電されるサンプリング・クロック数に設定してください。
標準 2	160 fAD	
低電圧 1	53 fAD	
低電圧 2	80 fAD	

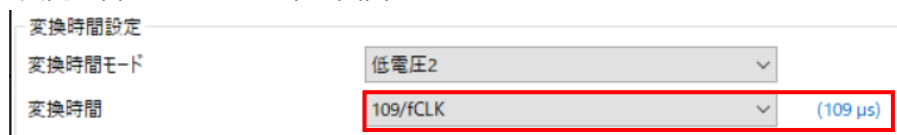
注 アナログ入力チャンネル、VDD電圧、AVREFF電圧、トリガ・モード、fCLKにより、選択可能な動作モードが異なります。詳細は、表12-3 A/D変換時間の選択 (1/8) を参照してください。

使用電圧と信号源インピーダンスでどのモードかを選択し、ADM0 レジスタの FR2-FR0 ビット及び ADM1 レジスタの ADLSP ビットで細かい設定をすることになります。SC では、単純にモードの選択と変換速度を指定するだけになります。

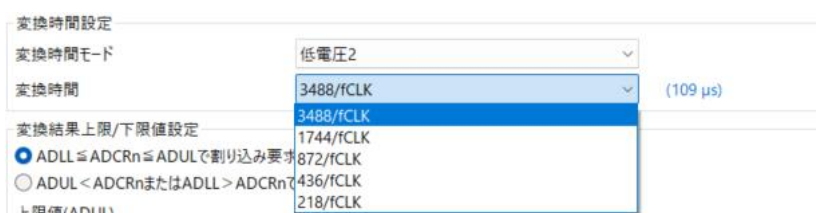
その他の項目も、SC では GUI で設定できます。繰り返しますが、各設定はハードウェア マニュアルで確認してください。

デフォルトは一般的な設定なので、このままでも R_Config_ADC_Start() を呼び出すと以降 66μs 毎に ANI3 を連続して変換していきます。

最初の質問に書かれていた以下の画面はおかしいですね。



32MHz 動作なら、SA で「低電圧 2」を選択し、「変換時間」で をクリックすると以下のようにプルダウン・メニューで選択可能な設定が表示されるので、「3488/fCLK」を選択すると、変換時間は 109μs になります。



「109/fCLK」は fCLK が 8MHz か 16MHz の時の設定で変換時間は $13.625\mu\text{s}$ か $6.8125\mu\text{s}$ になります。

このように、SC を使うと、簡単に設定が可能ですが、それがどのような意味を持つかは、ハードウェア マニュアルを読むことになります。

続く？